Architettura degli Elaboratori 1 – corso A

Prima Prova di Verifica Intermedia a.a. 2002-2003 - 3 novembre 2003

1) Compilare in assembler il seguente frammento di programma JAVA, in modo da *ottimizzare* il *tempo di esecuzione* del programma compilato. Si tenga presente che i vettori A e B *contengono 100 elementi* ed ogni elemento di tali vettori è contenuto in una *unica* locazione di memoria.

```
......
if A[0] > B[0]
 { for ( i=1; i < n; i++)
        { if (A[i]>0 || A[i]<10)
                { A[i] = A[i-1] + A[m] *b}
         else { A[i] = A[i-k] + B[k] *c}
        }
}
else { temp = A[0];
       A[0] = B[0];
       B[0] = temp
      }
......
```

2) Una unità di elaborazione U è così definita:

a) possiede al suo interno due register files REG_1 e REG_2 entrambe di 64 locazioni, contenti numeri interi relativi su parole di 32 bits.

b) da una unità U_m riceve messaggi (COP, VAL, I, J) con COP di 2 bits, VAL di 32 bits, I e J di 5 bits

c) invia messaggi di 32 bits ad una unità U_d, mediante il registro M

d) ricevuto un messaggio da U_m , interpreta una delle seguenti *operazioni esterne:*

- COP =0 scambia il valore di $REG_1[i]$ con quello di $REG_2[j]$.
- COP =1 scrive VAL in tutte le locazioni di REG_1.
- COP =2 invia *max*($REG_1[i]$,$REG_2[j]$) a U_d
- COP= 3 invia ad U_d la somma di tutte le componenti di REG_2

E' noto il ritardo *tp* di una porta logica con al massimo 8 ingressi. Il ritardo di un commutatore e di un selettore è di *2tp*, il ritardo della ALU *5tp,* la durata dell'impulso di clock vale *tp.* Il ritardo di entrambe le funzioni della Parte Controllo è *2tp.*

Si chiede di:

1) Scrivere il microprogramma di U.
2) Mostrare lo schema della PO della unità.
3) Calcolare il *ciclo di clock* della unità.