Architettura degli Elaboratori 1 – Corso B

Primo appello a.a. 2004-2005
17 gennaio 2005

1) Compilare in assembler il seguente frammento di programma JAVA, in modo da *ottimizzare* il *tempo di esecuzione* del programma compilato. Si tenga presente che i vettori A e B *contengono 100 elementi* e che C è una matrice di *100 righe e 3 colonne.* Gli elementi dei vettori e della matrice sono interi ed occupano 8 bytes.

```
......
A[k+4] += d;
i = e;
while ((i<n) && (i<=97))
  { if (A[i] > A[i+1])
        { A[i+1] = A[i+2] + B[k+4];
          C[i,1] = A[i+1]; }
    else
        {A[i+2] = A[i+1] + A[k+4];
         C[i,2] = A[i+2];}
    i+=2
  }  ......
```

2) Un' unità U è collegata ad un bus mediante il quale *può solo trasmettere* valori. Al bus sono collegate *in ingresso* anche le unità U_0,....,U_{31}. U è inoltre collegata ad una unità U_m, mediante un collegamento a *transizione di livello,* da cui riceve i valori V,I, J. Si supponga che il valore di I e di J sia compreso tra 0 e 31. Dopo aver controllato che I<=J, U invia V, mediante il bus, a tutte le unità di indice K tale che I<=K<=J. Se I>J , U attende un nuovo dato da U_m. Descrivere la PO di U ed il suo microprogramma.

3) Si consideri il seguente frammento di programma JAVA

```
......
float  sum = 0.0;
for (int i=0; i<8; i++)
     sum = sum+ x[i]*y[i]
.......
```

- i vettori x ed y *hanno dimensione 8*, ed ogni loro elemento *occupa 4 bytes.*
- l'indirizzo fisico del primo elemento di x è 0, mentre quello del primo elemento di y è 32.
- l'architettura prevede *un solo livello* di cache, di capacità totale uguale a 32 bytes ed organizzato *direct-mapped.*
- il cache è inizialmente vuoto e la dimensione del blocco è 16 bytes .

  a) indicare se il frammento di codice gode della *localita' spaziale* e/o *temporale motivando la risposta.*

  b) indicare, per ogni accesso ai vettori x ed y, se esso provoca un *hit* o un *miss, motivando la risposta;* indicare quindi se l'organizzazione scelta per la cache sfrutta l'eventuale località del programma.

4) Con riferimento al processore visto a lezione, indicare in modo sintetico:

- come avviene l'*indirizzamento del register file*;
- perchè sono stati introdotti *i registri A e B* all'uscita del register file;
- quando e perchè viene utilizzata la *tecnica del salto forzato.*