Architettura degli Elaboratori
Laurea in Informatica - corso B
4 giugno 2002

1) Si consideri un processore con la stessa PO vista a lezione ed in cui il *prelievo* e la *decodifica* della istruzioni avvengano come visto a lezione. Si chiede di illustrare il microprogramma della fase di *fetch* e di *esecuzione* delle seguenti istruzioni assembler:

1. *MAXMULTIPLE k* : considera un blocco di 32 locazioni di memoria $Mem_0,\ldots\ Mem_i,\ldots\ Mem_{31}$ a partire da quella il cui indirizzo e' contenuto nel registro *k*. Memorizza in ogni registro generale Reg_i, il massimo tra il contenuto di Reg_i e quello della cella di memoria Mem_i.

- *JUMP i,j,k* se il contenuto della cella di memoria il cui indirizzo e' contenuto nel registro *i* e' maggiore del contenuto della cella di memoria il cui indirizzo e' contenuto nel registro *j*, salta alla istruzione il cui indirizzo e' contenuto nel registro *k*, altrimenti si esegue l'istruzione successiva.

2) Compilare in assembler il seguente frammento di programma: il vettore A contiene 100 elementi. Minimizzare il numero di accessi in memoria effettuati dal programma.

```
…..

A[1] = a; A[2]=b;
if A[1]>A[2]
        {for (i =2, i<n-1, i++)
                {A[i]= A[i-1]*A[i]+A[i+1]*2}
         else {A[i]=A[i+1]*A[1]};
        }
else A[1]= A[2]


……
```

3)

a. Descrivere sinteticamente le principali differenze tra la *memoria del controllo* e la *memoria centrale* di un elaboratore.

b.Descrivere sinteticamente le principali differenze tra *interfacce a livelli* ed *interfacce a transizione di livello.*